

MICROELECTRÓNICA (48 hrs.)

Profesor: Dr. Antonio Cerdeira.

OBJETIVO: Enseñar al alumno los fundamentos de la microelectrónica y su relación con parámetros eléctricos de estructuras para la fabricación de circuitos integrados MOS y CMOS. Para este objetivo se calculan las expresiones de corriente del transistor MOS, se dan varios modelos aproximados, y se emplean dichas expresiones en el diseño de circuitos de sistemas de procesamiento digital. Se muestra además una Metodología asistida con herramientas de cómputo para la simulación de los circuitos incluidos en este programa.

El grupo de temas en este programa constituye el núcleo de conocimientos requeridos para continuar con cursos avanzados de diseño de circuitos integrados, así como del análisis de dispositivos individuales con tecnología de alta integración.

Contenido:

TEMA 1: EL TRANSISTOR MOS: LIMITACIONES.

- 1.1 Velocidad de respuesta.
- 1.2 Resistencias en serie.
- 1.3 Corriente subumbral.
- 1.4 Escalamiento.
- 1.5 Efecto de las geometrías pequeñas.
 - 1.5.1 Velocidad límite.
 - 1.5.2 Canal corto.
 - 1.5.3 Canal estrecho.
 - 1.5.4 Portadores calientes.
 - 1.5.5 Ruptura.
 - 1.5.6 El efecto "punch-trought".

TEMA 2: EL TRANSISTOR MOS COMO ELEMENTO CIRCUITAL.

- 2.1 El inversor.
 - 2.1.1 Inversor con carga resistiva.
 - 2.1.2 Inversor con carga saturada.
 - 2.1.3 Inversor con carga no saturada.
 - 2.1.4 Inversor con carga de empobrecimiento.
 - 2.1.5 El inversor CMOS.
- 2.2 La compuerta de transmisión.
- 2.3 Las compuertas lógicas: NAND; NOR.
- 2.4 El efecto "latch-up".
- 2.5 Las memorias RAM.
 - 2.5.1 La celda de memoria RAM dinámica.
 - 2.5.2 La celda de memoria RAM estática.
- 2.6 La celda de memoria no-volátil.

TEMA 3: LA SIMULACIÓN DEL TMOS.

- 3.1 Introducción.
- 3.2 Descripción del TMOS.
- 3.3 Sobre los modelos eléctricos (niveles).
 - 3.3.1 Nivel 1.
 - 3.3.2 Nivel 2.
 - 3.3.2.1 Corriente entre D y S.
 - 3.3.2.2 Saturación por "pinch-off".
 - 3.3.2.3 Saturación por velocidad límite.
 - 3.3.2.4 Conducción en inversión débil.
 - 3.3.3 Nivel 3.
- 3.4 Capacitancias del MOSFET.
- 3.5 Dependencia de la temperatura.
- 3.6 Empleo del PSPICE.
- 3.7 Ejemplos.
- 3.8 La extracción de parámetros.
 - 3.8.1 Extracción individual.
 - 3.8.2 Extracción por optimización matemática.
 - 3.8.2.1 Un ejemplo.

TEMA 4: DISEÑO TOPOLÓGICO DE LOS CIRCUITOS INTEGRADOS.

- 4.1 Etapas de fabricación de un CMOS con compuerta de polisilicio.
- 4.2 Reglas de diseño con el factor λ (Mead-Conway).
- 4.3 Topologías típicas de las celdas de inversores.
- 4.4 Celdas básicas digitales más utilizadas.
- 4.5 Líneas de interconexión: resistencia y capacitancia. Método Manhattan.
- 4.6 Los voltajes de alimentación de un circuito integrado.
- 4.7 Circuitos de entrada/salida.
- 4.8 Diseño semi a la orden: arreglos de compuerta y celdas estándar.
- 4.9 Diseño a la orden.
- 4.10 Herramientas para el diseño de los CI.

BIBLIOGRAFÍA:

- Cerdeira, "Notas de clase de Microelectrónica", 1996
- A.S. Grove, "Physics and Technology of Semiconductr Devices", Wiley, 1967
- S.M Sze. "Physics of Semiconductor Devices", Wiley, 1981
- A.G. Milnes, "Semiconductor Devices and Integrated Electronics", VanNostrand, 1980
- R.S. Muller, T.I. Kamini, "Device Electronics for Integrated Circuits", 2d. Ed. Wiley, 1986
- L.H. Fenichel, "PSPICE: A tutorial, Pertice Hall, 1992
- F. Mousen, "PSPICE with circuit analysis" Mckmillan, 1993
- Vladimirescu, S. Liu. "The Simulation of MOS Integrated Circuits using SPICE2", Univ. Of California, Berkeley, feb. 1980

- Cerdeira, F. Guerra, J.C. Mori, L. García, "Extracción de parámetros de transistores MOS a partir de la técnica de optimización", Ing. Electrónica, Automática y Comunicaciones, vol. X, No. 2, 1989
- Brown, J.E. Dennis, "Derivative free analogues of the Levenberg Marquard and Gauss algorithms for nonlinear squares aproximations" Numer. Math. Vol. 18, pp. 289-297, 1972
- Mead, L. Conway, "Introduction to VLSI Systems", Addison Wesley, 1980
- Yannis P. Tsvividis, "Operation and Modeling of the MOS Transistor", Mc.Graw-Hill, 1987
- John P. Uyemura, "Circuit Design for CMOS VLSI", Kluwer Academic Publ. 1982